

단기집중교육과정 (디지털 프론트엔드 설계) 교육과정 세부 운영 방안

1) 인원 및 선발기준

- 선발인원 : 30명 내외
- 지원대상 학생
 - (1순위) 반도체시스템전공 4학년 중 반도체전공트랙 수혜학생
 - (2순위) 전자공학부 4학년 재학생 및 3학년 재학생
- 선발기준
 - 평점(2023학년 2학기까지) 60%
 - HDL설계, 디지털집적회로 수강생

2) 학업 성취도 향상 방안 및 기준

- Synopsys tool을 이용한 설계 실습을 통한 강의 내용 이해도 향상
- 매 단원마다 퀴즈 실시

3) 수료 기준

- 출석 : 출석률 80% 이상
- 퀴즈 : 평균점수 50점 이상

4) 교육과정 편성 세부 내용

- 강의실 : D435
- 담당강사 : 한창호 교수

교육일자	교육내용
5월 3일(금) 14시~17시	ASIC flow
5월 10일(금) 14시~17시	Simulation 및 합성
5월 17일(금) 14시~17시	Design for Test
5월 24일(금) 14시~17시	Formal verification
5월 31일(금) 14시~17시	Static timing analysis