

ETRI AI반도체 취업연계 교육 소개

ETRI에서는 서울시와 함께

기업체 수요기반 설계전문 엔지니어 양성 과정을 개발하여 관련학과 대학(원)생을 대상으로 산업현장 전문가의 설계 노하우 전수와 실무설계 프로젝트 지도를 통해 설계 전문 엔지니어를 양성하여 기업에 채용 연계 하고 있습니다.

교육생 취업실적

※ 최근 4년('20~'23) 기준

97.7%

교육수료율
(수료생 383명)

88개 기업

기업 수료생
취업 기업수

92.1%

취업률(평균)

01

현장 실무 노하우 전수

- 현장 설계 Know-How 전수
- 설계 프로젝트 수행

02

취업특강

- 직장인 예절 교육
- 발표기술, 면접, 이력서 작성 등 교양교육

AI반도체 취업연계

03

취업상담 / 컨설팅

- 프로젝트 결과 발표 자료 작성 및 기법
- 취업 관련 분야 상담

Job-Fair

- 수요기업 맞춤형 채용
- 취업 관련 분야 상담
- 채용 기업 설명회

04

단계별 취업지원 프로그램



취업상담 및 컨설팅

- 1:1 맞춤형 관련분야 취업 희망 기업상담 및 기업소개
- 자기소개서/이력서 첨삭 및 코칭
- 면접 기법 및 컨설팅

Job-Fair

- 채용 수요기업 대상 교육생 최종 프로젝트 결과 발표회 개최
- 채용 기업 매칭

2024년 취업연계 교육 안내

AI반도체 설계전문가를 꿈꾸는 청년들에게 전문가의 실무 노하우를 전수하고, 설계 실습 프로젝트를 수행하여 취업에 성공할 수 있도록 교육을 진행합니다.

※ 에임퓨터, 칩스앤미디어 등 서울시허브 입주·멤버십 가입 기업 중심으로 취업연계

취업연계 교육 개설 강좌

AI 반도체 (RTL과정)

- 디지털 RTL 회로 설계 전문엔지니어 과정

AI 반도체 (F-E과정)

- 디지털 Front-End 설계 전문엔지니어 과정

AI 반도체 (P&R과정)

- 미세공정 Auto P&R 설계 전문엔지니어 과정

- 디지털 RTL 회로설계 과정 : C언어를 이용한 AI 알고리즘 구현, Verilog HDL 기반 RTL 회로 설계, FPGA 이용한 검증 및 구현
- 디지털 Front-End 과정 : C, AIGI초 알고리즘, Verilog HDL을 이용한 SoC 설계 구현, 합성 및 타이밍 분석
- 미세공정 Auto P&R 과정 : 로직 칩 설계구현을 위한 배치배선, 타이밍분석 및 검증

일정 안내

구 분	RTL과정	F-E과정	P&R과정
모집기간	4월 1일 ~ 5월 15일		
서류평가	5월 22일(1차 서류평가 합격자 개별통보)		
면접일자	5월 28일	5월 29일	5월 30일
최종 합격자 발표	6월 11일		
교육기간	6월 24일 ~ 9월 5일		
Job-Fair	9월 3일	9월 4일	9월 5일
수료식	9월 6일		

※ 일정은 변동될 수 있음

- 교육신청 정원 및 마감 : 과정별 100명 선착순 마감(과정별 25명 내외 선발)
- 교육 장소 : 서울AI허브(양재), ETRI SW-SoC융합아카데미(판교)

선발 프로세스



※ 내·외부 사정에 따라 온/오프라인 탄력적으로 운영될 수 있습니다.

※ 각 과정별 1차 서류평가 합격자 대상으로 수요기업의 면접을 통해 25명 내외 선발 (합격자에 한해 개별 통보)

지원자격

항 목	지 원 자 격
대 상	취업 희망자
분 야	전자, 컴퓨터, 정보통신, 제어계측 등 이공계 대학(원) 졸업생 및 2024년 8월 졸업예정자, 2025년 2월 졸업예정자
기 타	본 교육은 중소기업 취업희망 대상자를 우선 선발 합니다.

지원방법

SW-SoC융합아카데미 홈페이지(www.asic.net) 수강신청 후 교육지원서 이메일 접수(it-soc@etri.re.kr)

※ 교육지원서는 홈페이지에서 다운로드

※ 교육지원서 제출시 교수추천서 제출(희망자에 한함)

※ 교육지원서는 모집마감일 2024년 5월 15일 24시 이메일 도착분에 한함

취업연계 선행교육

강 좌 명	날 짜
VerilogHDL을 이용한 회로설계	- 1차 : 4월 3일(수) ~ 4월 5일(금)
	- 2차 : 4월 17일(수) ~ 4월 19일(금)
	- 3차 : 5월 8일(수) ~ 5월 10일(금)
SoC 기반 C프로그래밍 선행강좌	- 5월 9일(목) ~ 5월 10일(금)

※ 선행교육 이수 지원자는 면접시 가산점 부여

AI-HW 융합 실무역량 교육 *재직자 및 대학(원)생 대상

구분	강 좌 명	날 짜
이공계대학	AI 하드웨어 기술 동향 및 SoC설계	3월 4일(월) ~ 3월 22일(금)
	AI 활용을 위한 C 프로그래밍	3월 18일(월) ~ 4월 5일(금)
	AI 회로설계 기초(Verilog이용)	3월 25일(월) ~ 4월 12일(금)
어파인인력	AI 반도체 설계를 위한 VerilogHDL 활용	3월 18일(월) ~ 3월 20일(수)
	AI 반도체 구현을 위한 Verilog 활용 프로젝트 실전	3월 27일(수) ~ 3월 29일(금)
	SystemVerilog Language for Verification and UVM(Universal Verification Methodology)(Cadence)	4월 17일(수) ~ 4월 19일(금)
	RISC-V CPU 소개 및 FPGA 구현	4월 24일(수) ~ 4월 26일(금)
	Verilog를 이용한 AI 설계 응용 및 SoC 설계	9월 25일(수) ~ 9월 27일(금)
	AI 설계를 위한 DSP 회로설계 기초	10월 16일(수) ~ 10월 18일(금)
	ARM Cortex-M 프로세서 기반의 FreeRTOS 활용	10월 23일(수) ~ 10월 25일(금)
	AI 추론모델 FPGA 구현	11월 5일(화) ~ 11월 7일(목)

※ 교육 일정은 변동될 수 있음

서울AI허브

ETRI AI 반도체 취업연계 교육생 모집

ETRI 한국전자통신연구원
Electronic and Telecommunication
Research Institute
SW-SoC 융합 아카데미

SW-SoC 융합 아카데미

한국전자통신연구원 SW-SoC 융합 아카데미는
국내 유일 반도체 설계 맞춤형 교육을 운영하고 있습니다.
기업이 요구하는 ICT 융합지식을 갖춘 시스템반도체(SoC)
분야에 특화된 설계인력을 육성하여 미래 국가 신성장동력
확보에 기여하고 있습니다.

- 24년간 28,010명 반도체 설계 전문인력 배출
- 최근 5년간 전체 교육 취업률 92.7%
- 국내 최고 산업현장 교육환경 구축
- 고가의 설계 실습 장비 및 EDA*, PDK* 인프라 제공
- 국내 대표 반도체 설계 기업에 취업 연계

* EDA : 한 종당 1~20억원

* PDK : 반도체 설계 지원툴로 제조업체가 비밀유지계약을 체결한 후에
ETRI에 제공하는 반도체칩 설계 정보

교육 현장



교육생 선발



실무 위주 전수 교육



실습 발표 평가



기업체 설명회



면접교육



ETRI 연구원 1:1 지도



프로젝트 발표



면접

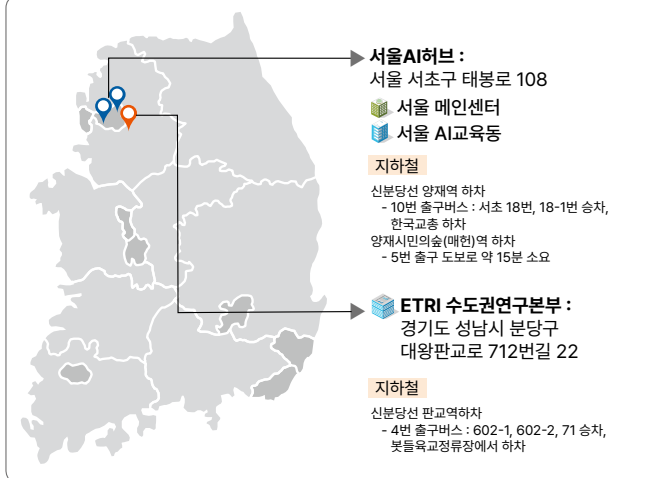


수료식

서울AI허브 입주·멤버십



오시는 길



문의처

SW-SoC 융합 아카데미

자세한 내용은 홈페이지(www.asic.net)를 확인해주세요.

E-MAIL : it-soc@etri.re.kr

문의 : 031-739-7263(임혁진 선임) / 031-739-7249(이유리 연구원)

031-739-7241(홍선미 책임) / 031-739-7240(김준성 실장)

▼홈페이지 바로가기

