

10장. 시프트 레지스터



- 기본 시프트레지스터 기능(1)
- 직렬 입력/직렬 출력 시프트레지스터(2)
- 다른 시프트레지스터 구성(3)
- 시프트레지스터 카운터(4)
- 시프트레지스터 응용(5)

기본 시프트레지스터 기능



* 레지스터(Register) : 데이터 저장과 이동을 위한 디지털 회로.

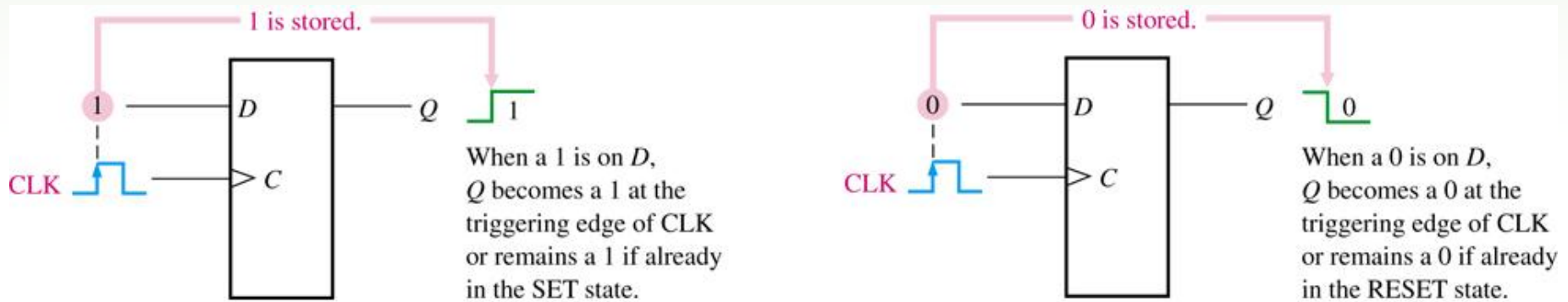


Figure 10-1 The flip-flop as a storage element.

기본 시프트레지스터 기능

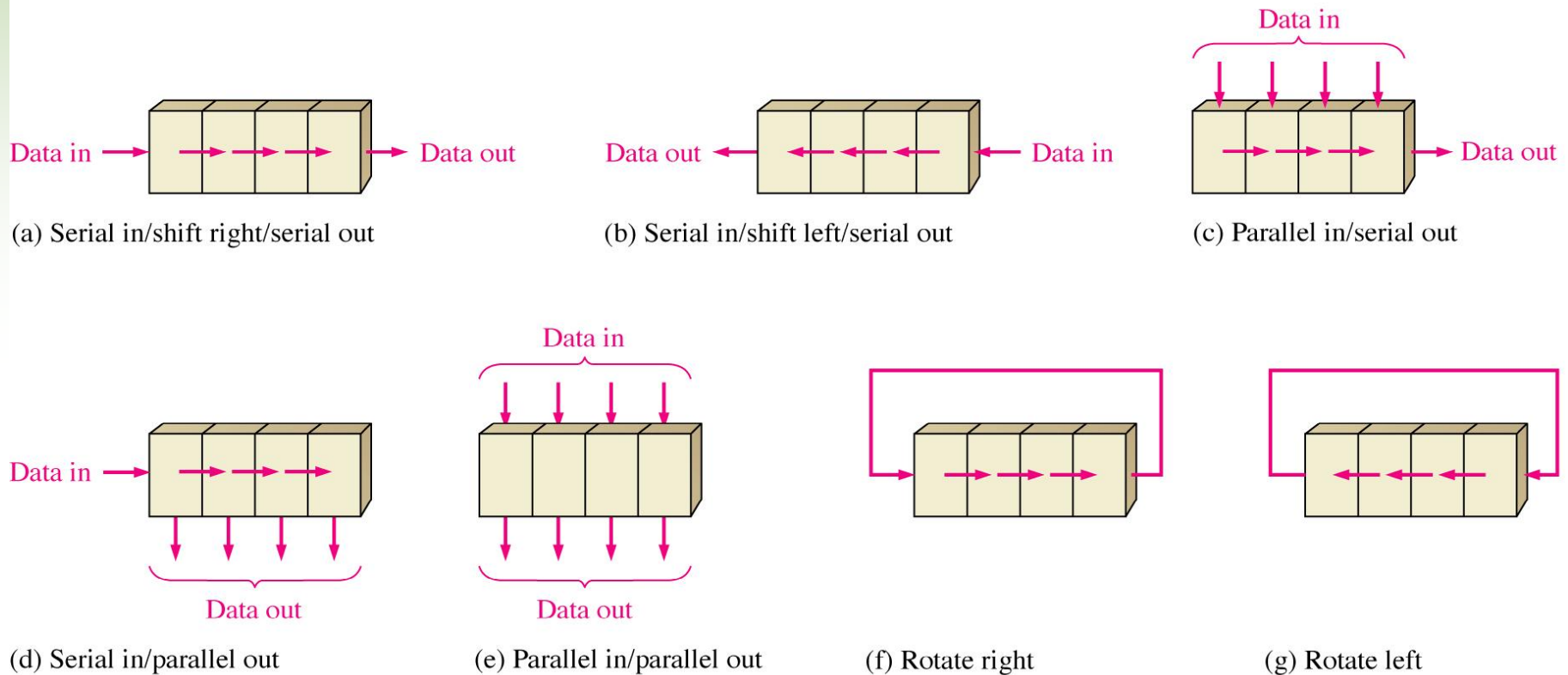


Figure 10-2 Basic data movement in shift registers. (Four bits are used for illustration. The bits move in the direction of the arrows.)

직렬 입력/직렬 출력 시프트레지스터



* 데이터를 직렬로 즉, 한 선에서 한 번에 한 비트씩 받고 내보낸다.

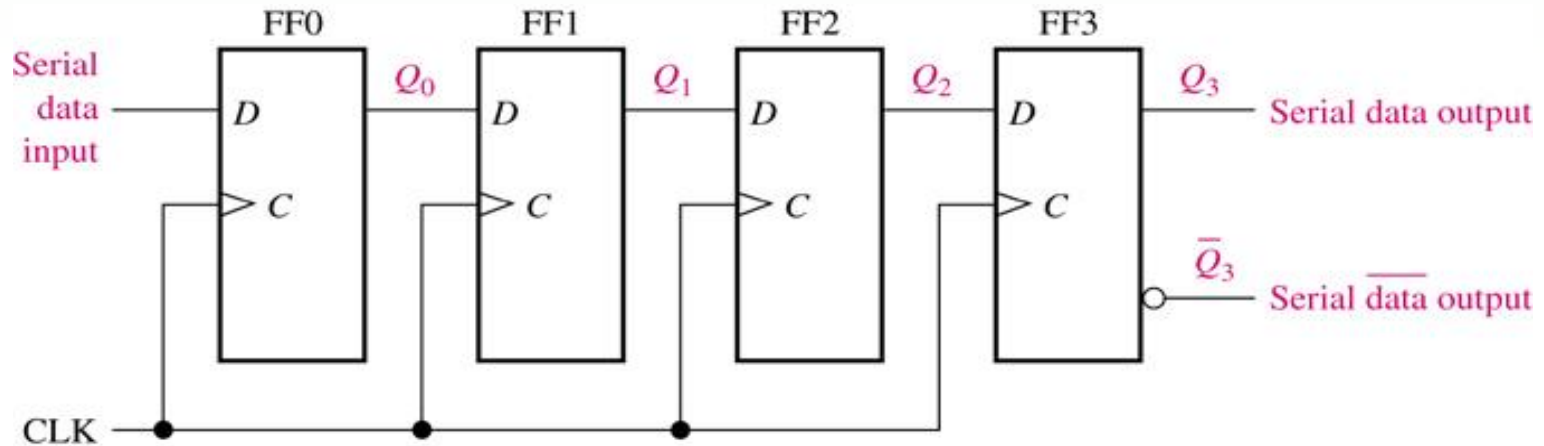
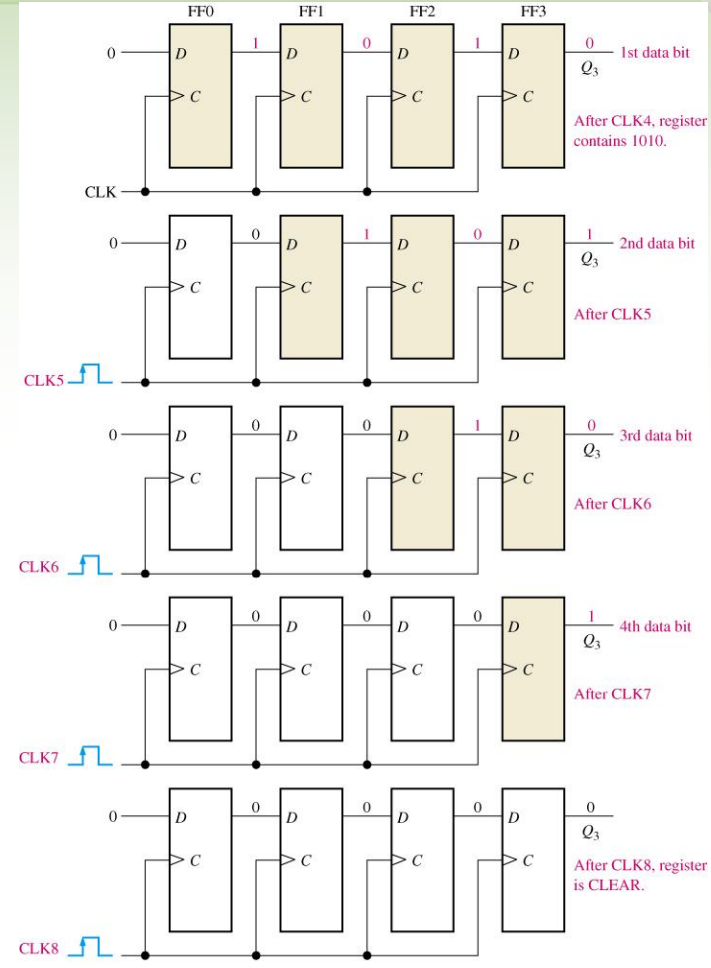
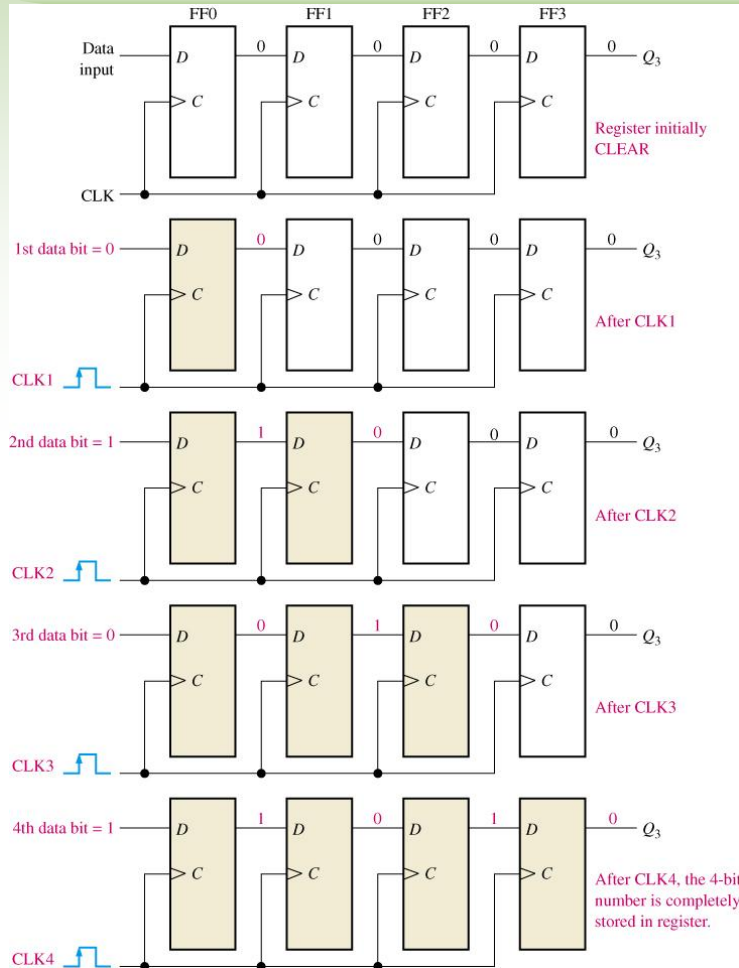


Figure 10-3 serial in/serial out shift register

직렬 입력/직렬 출력 시프트레지스터



직렬 입력/직렬 출력 시프트레지스터

* 예제 10-1) 레지스터는 모두 0으로 초기화. 레지스터의 상태는?

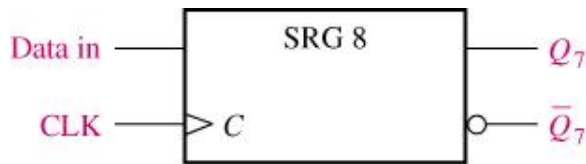
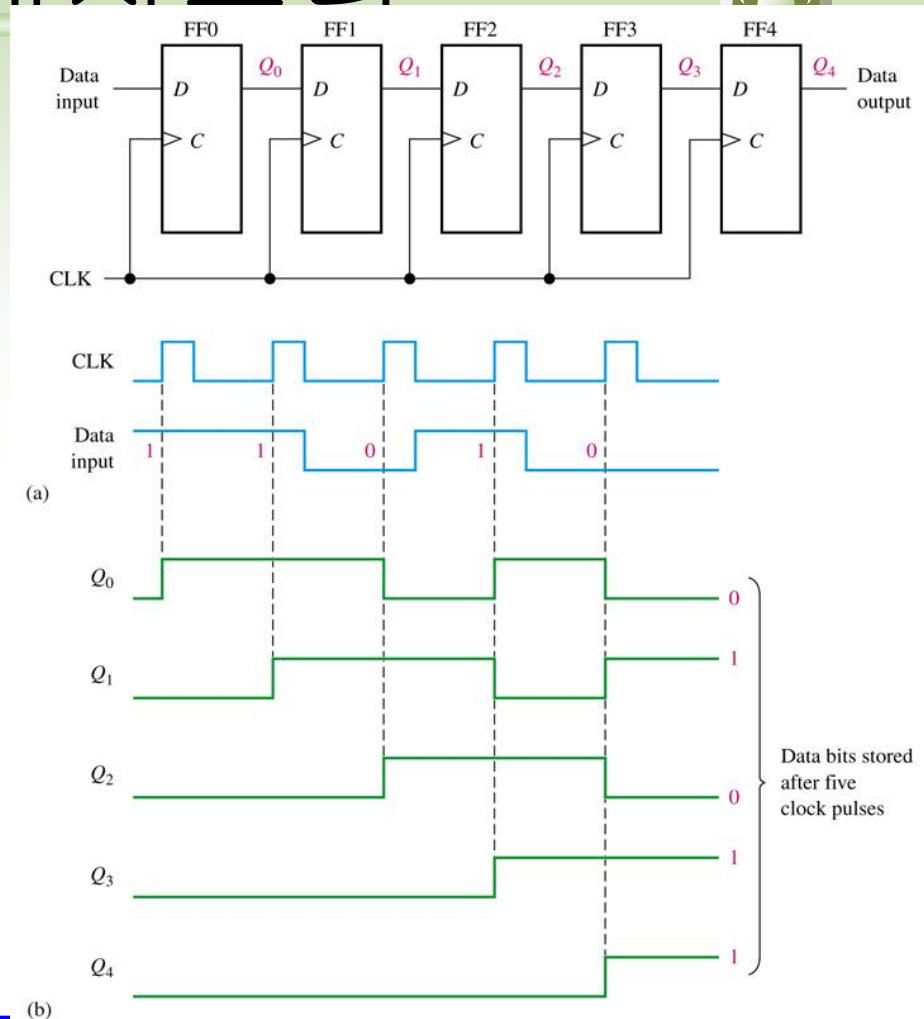


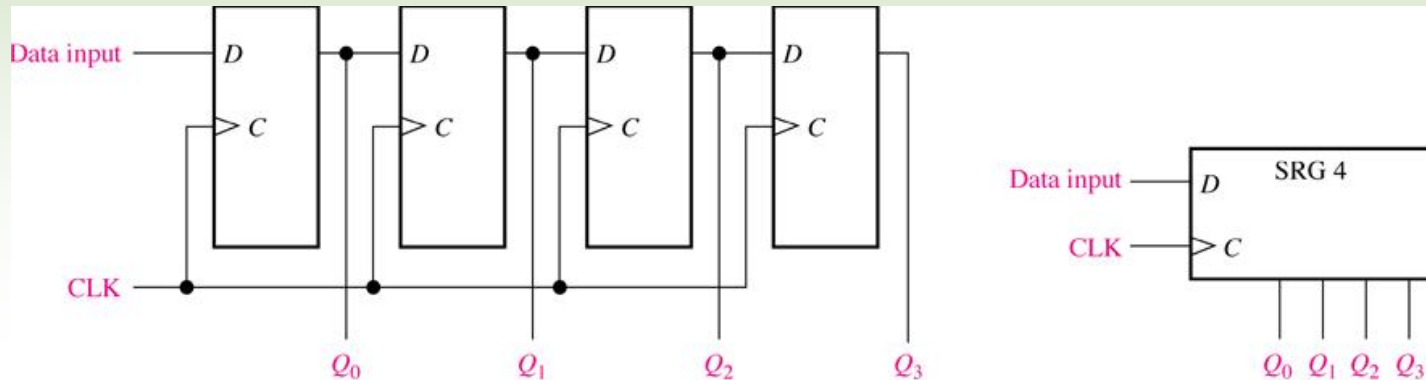
Figure 10-7 Logic symbol for an 8-bit serial in/serial out shift register



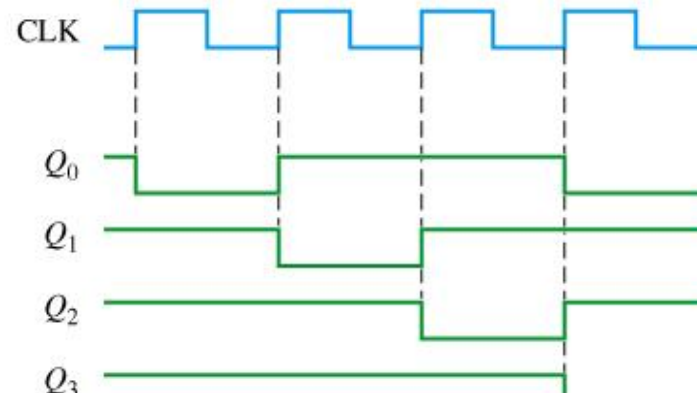
다른 시프트레지스터 구성



* 직렬 입력/병렬 출력 시프트레지스터



* 예제 10-2) 모든 비트는
1로 초기화되어 있음.



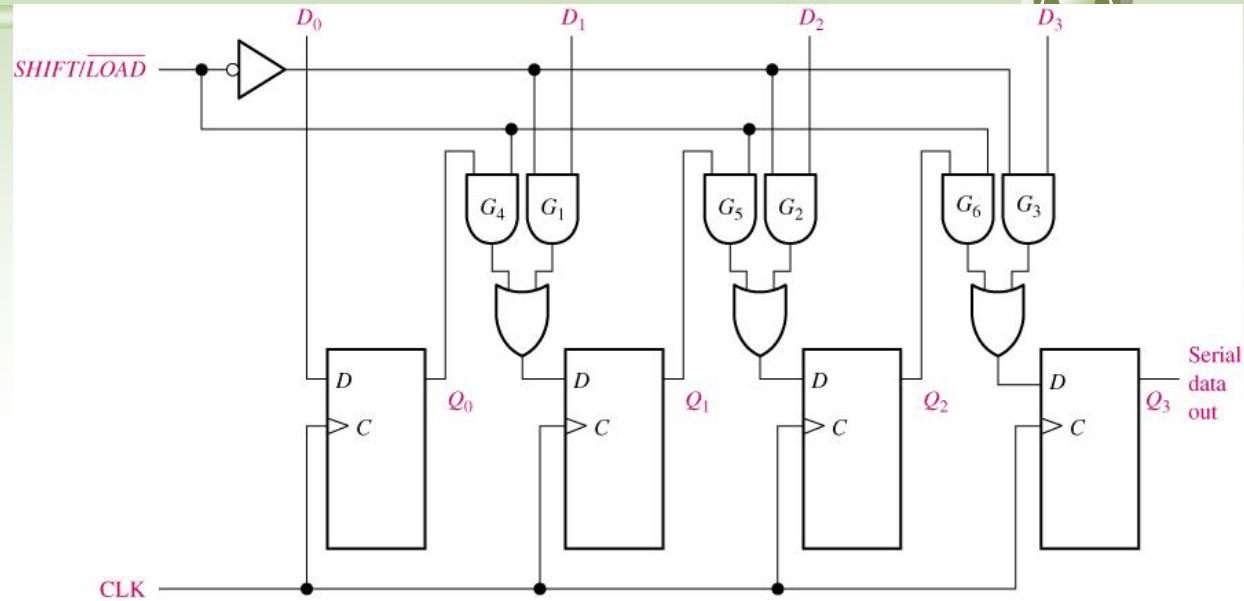
다른 시프트레지스터 구성



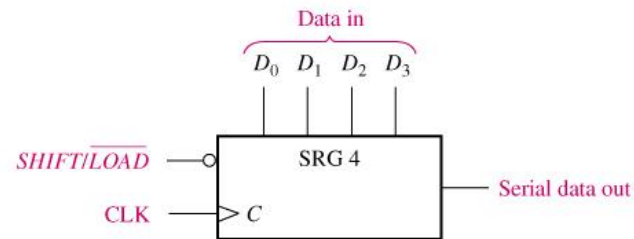
* 병렬 입력/직렬 출력
시프트레지스터

* $\text{SHIFT/LOAD}' = 0$ 일 때 ;

* $\text{SHIFT/LOAD}' = 1$ 일 때 ;



(a) Logic diagram

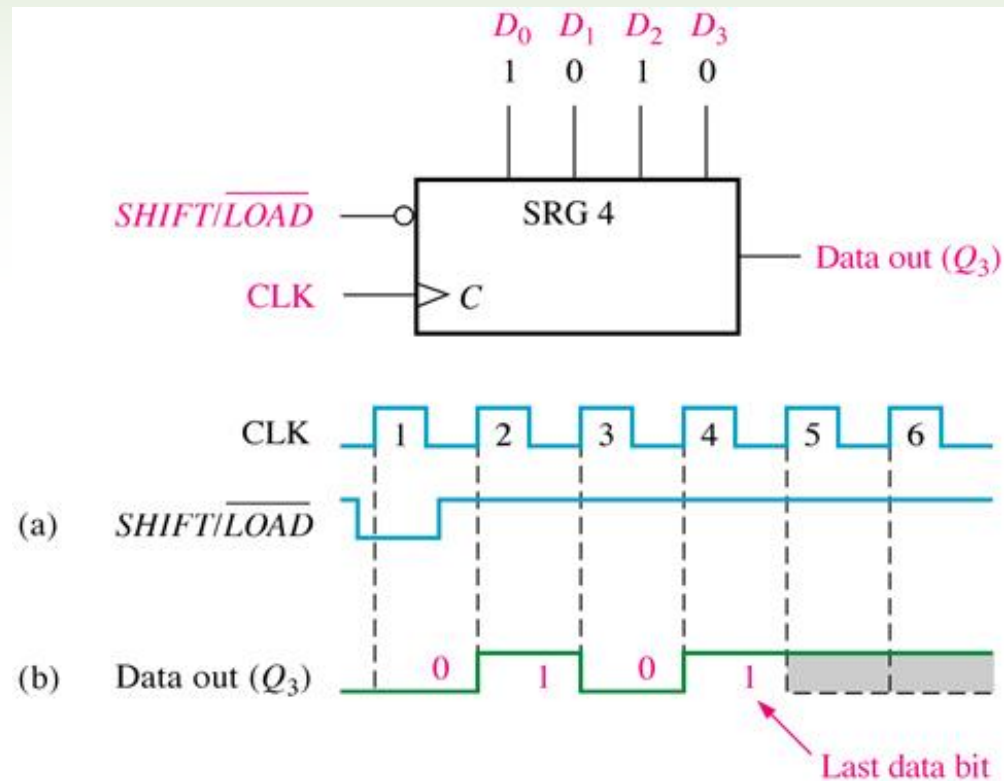


(b) Logic symbol

다른 시프트레지스터 구성



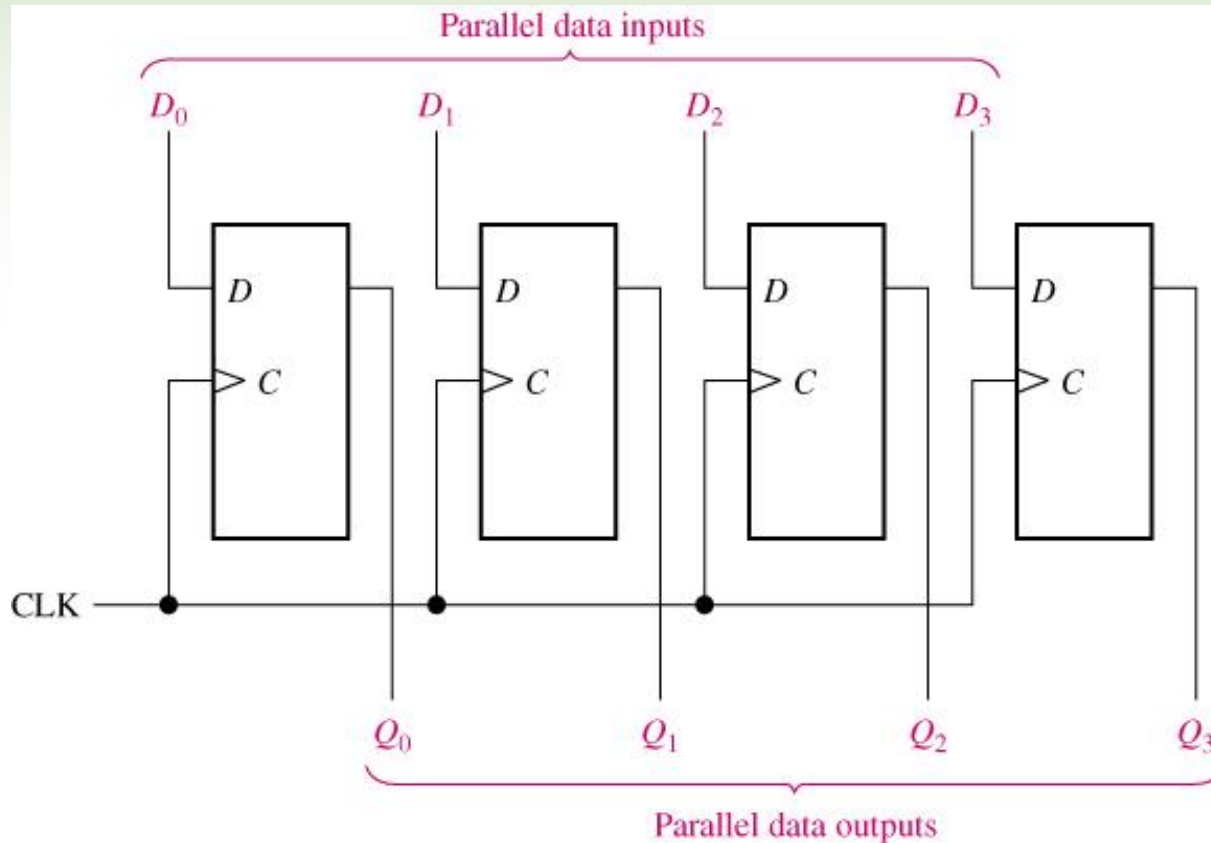
★ 예제 10-3)



다른 시프트레지스터 구성



* 병렬 입력/병렬 출력 시프트레지스터

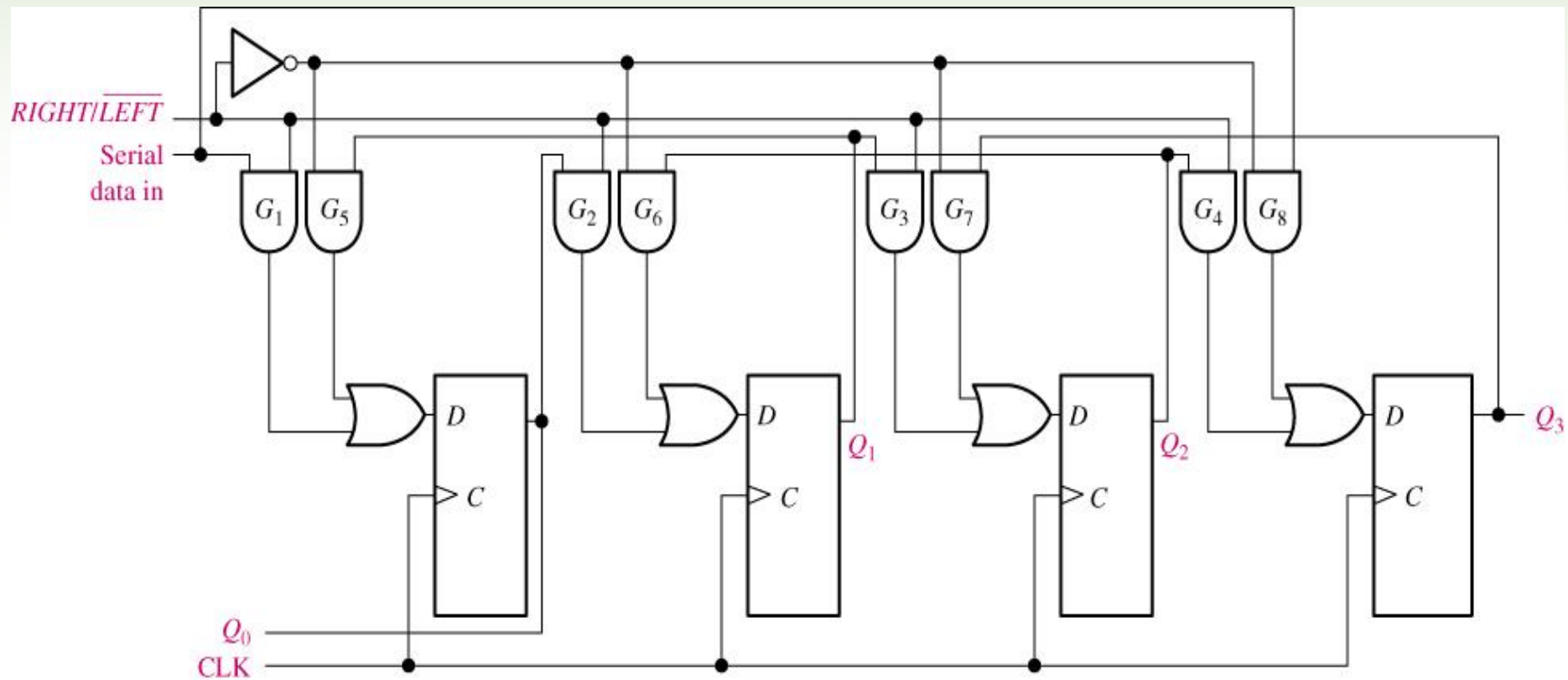


다른 시프트레지스터 구성



* 양방향 시프트레지스터

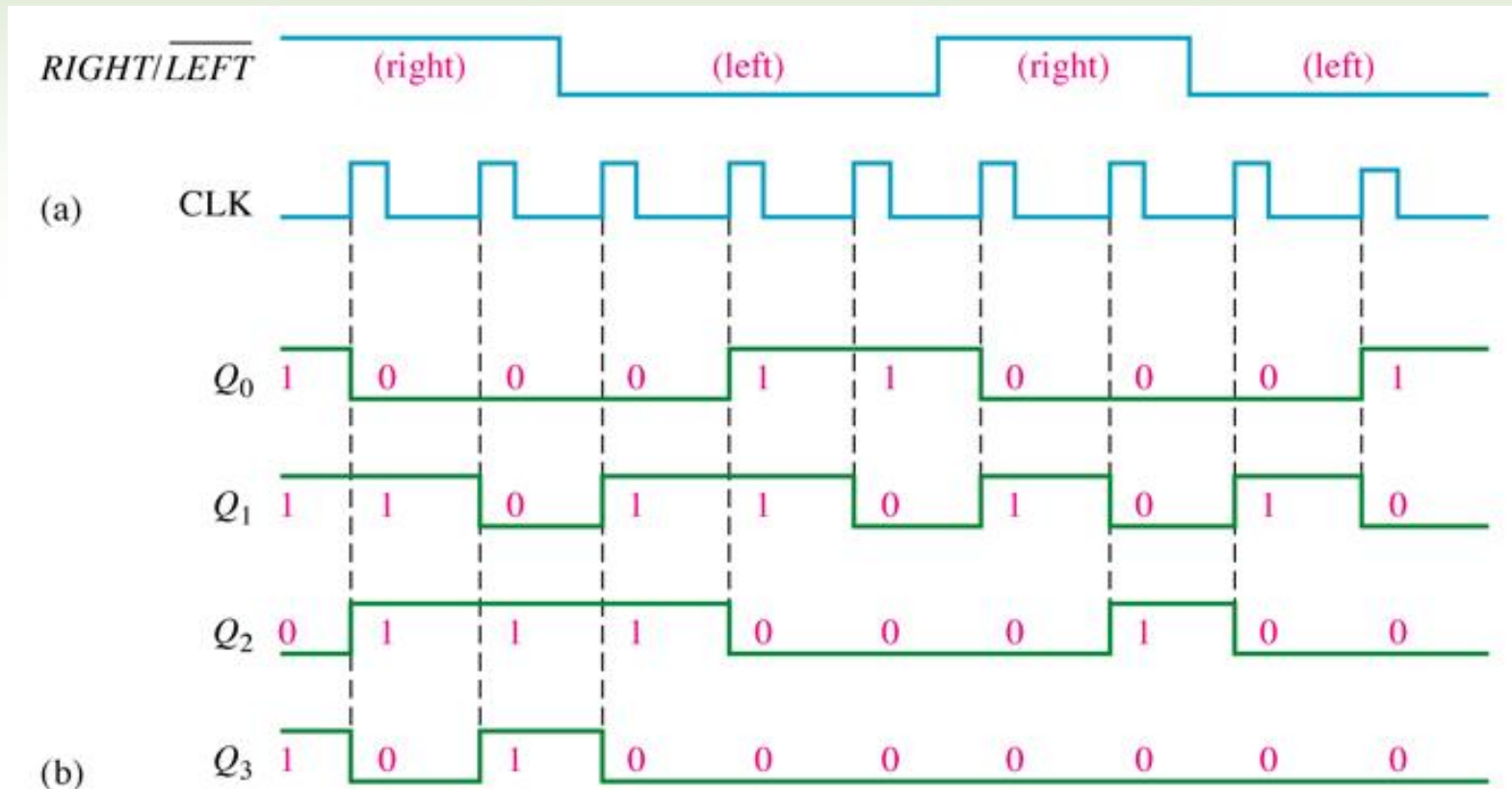
=> RIGHT/LEFT' =



다른 시프트레지스터 구성



* 예제 10-4) $Q_0 = 1$, $Q_1 = 1$, $Q_2 = 0$, $Q_3 = 1$, 직렬 데이터 입력선은 LOW로 간주.



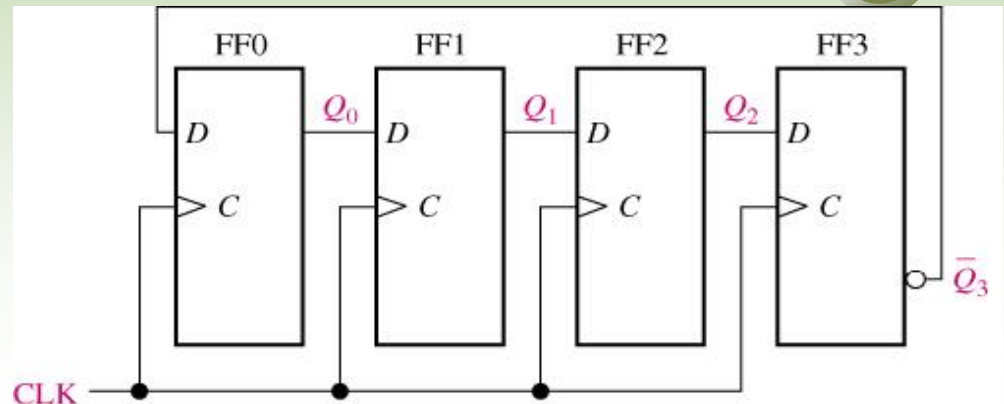
시프트레지스터 카운터



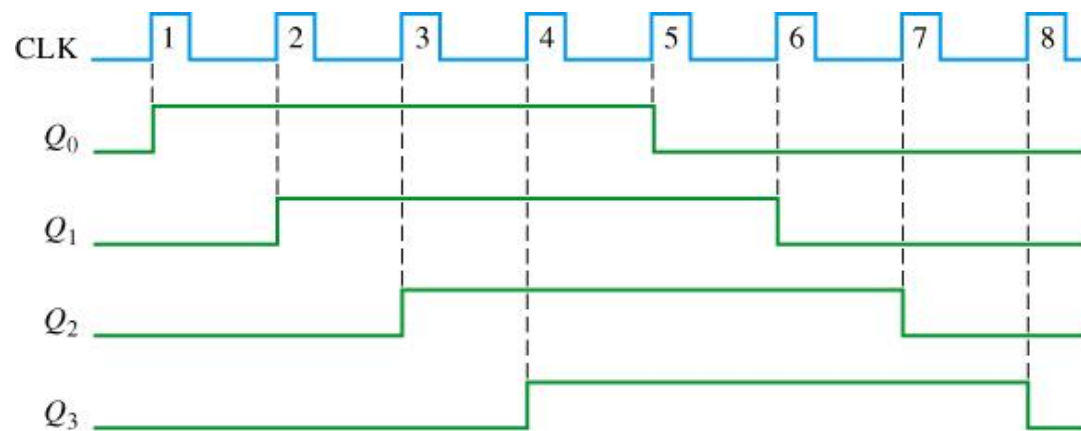
* 존슨 카운터(Johnson Counter)

* N 비트의 경우

Clock pulse	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1



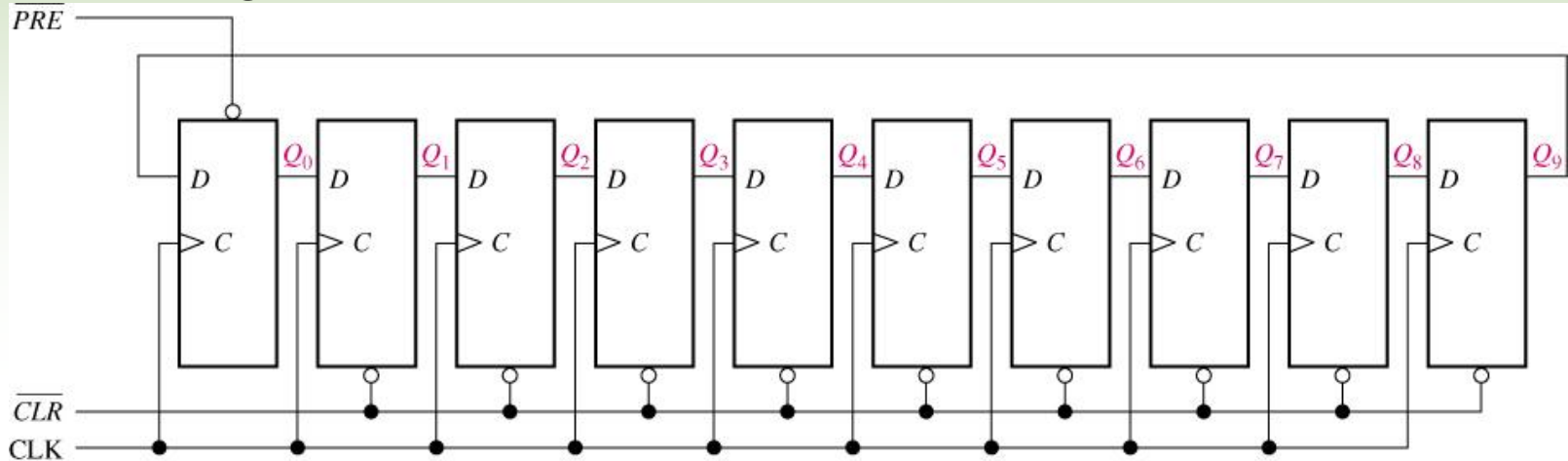
(a) Four-bit Johnson counter



시프트레지스터 카운터



* 링 카운터(Ring Counter)

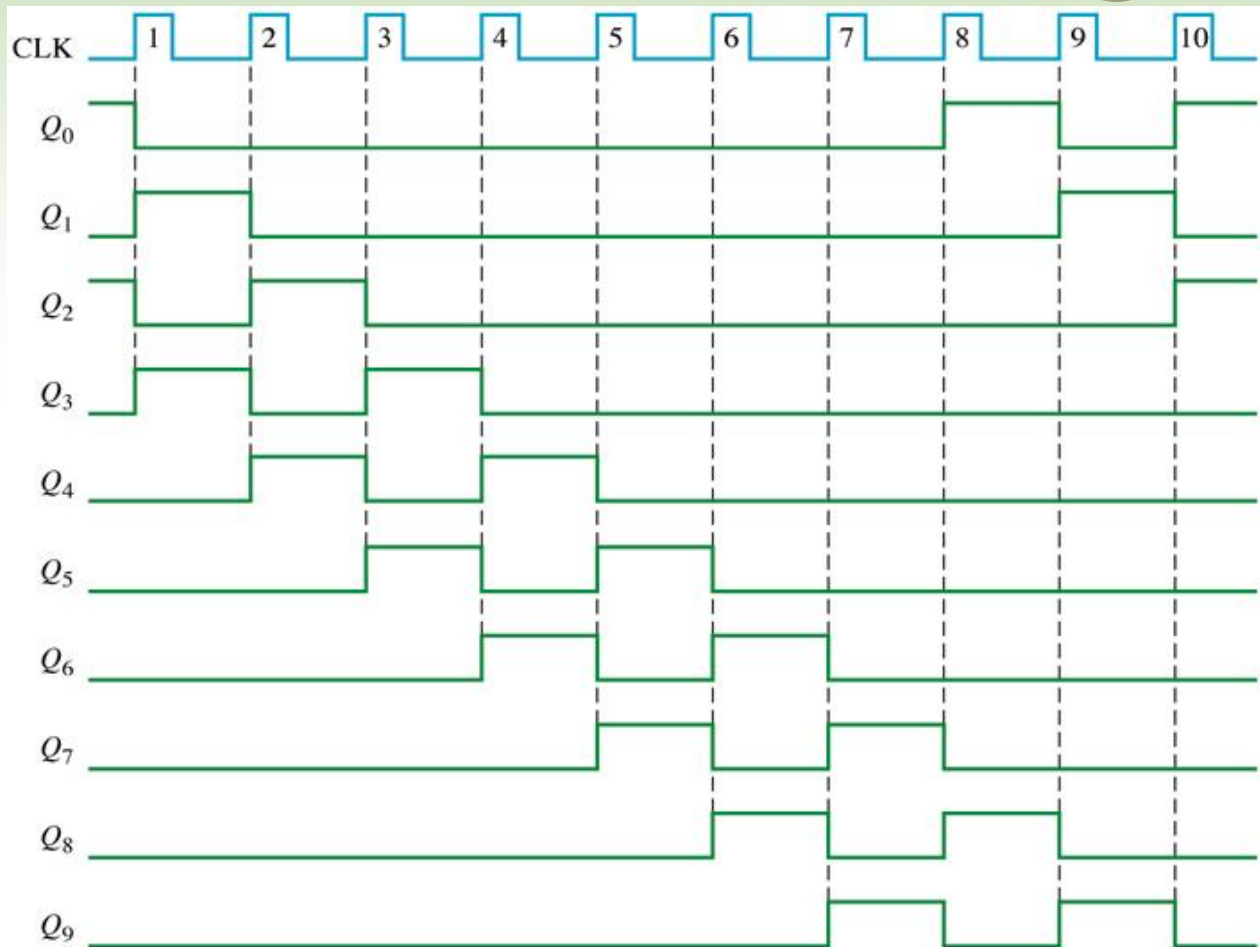


Clock pulse	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈	Q ₉
0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
:	:									
8	0	0	0	0	0	0	0	1	0	0
9	0	0	0	0	0	0	0	0	1	0

시프트레지스터 카운터



* 예제 10-5) 초기상태가
1010000000일 때.

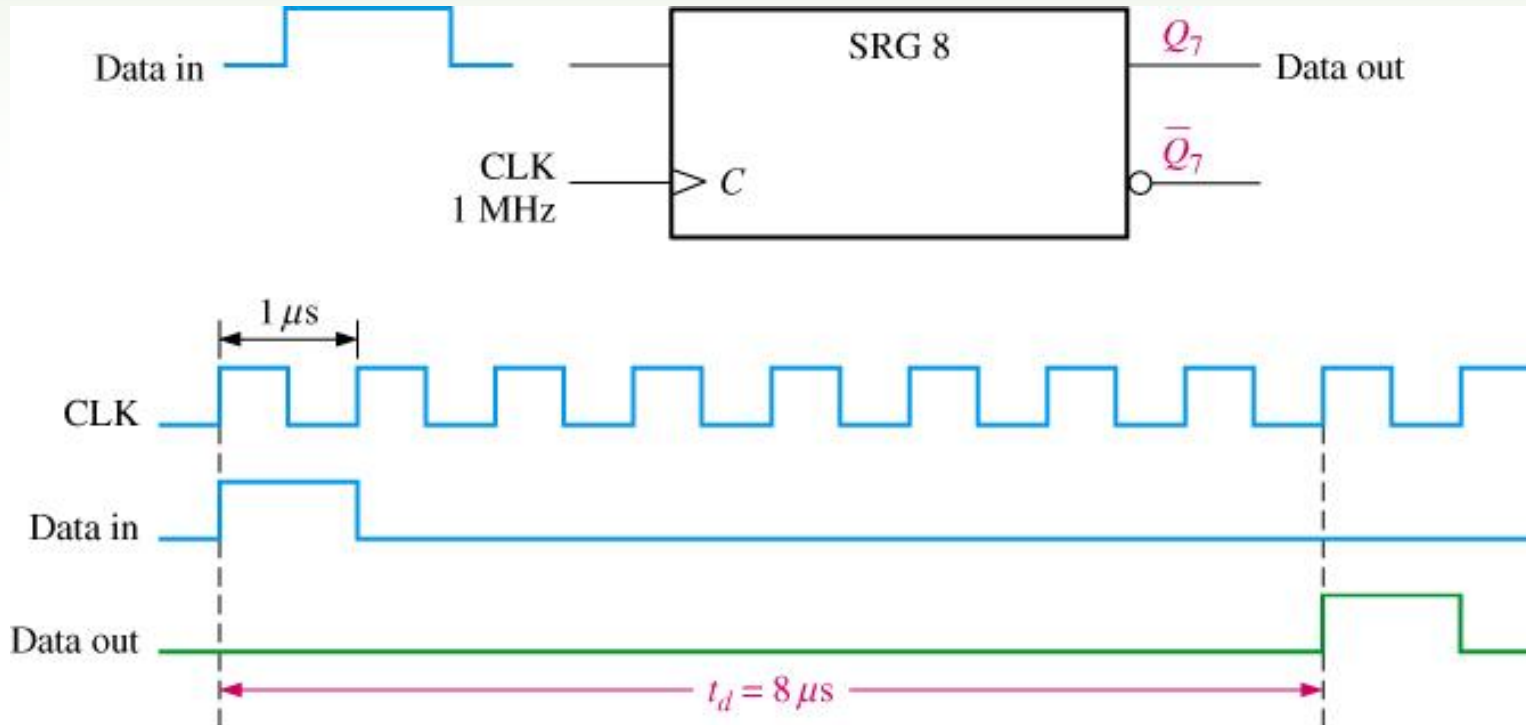


시프트레지스터 응용



* 시간 지연(Time Delay)

- * 직렬 입력/직렬 출력 시프트레지스터를 사용한 시간 지연 ;
지연 시간은 레지스터의 비트 수와 클럭의 주파수에 의해 결정됨.

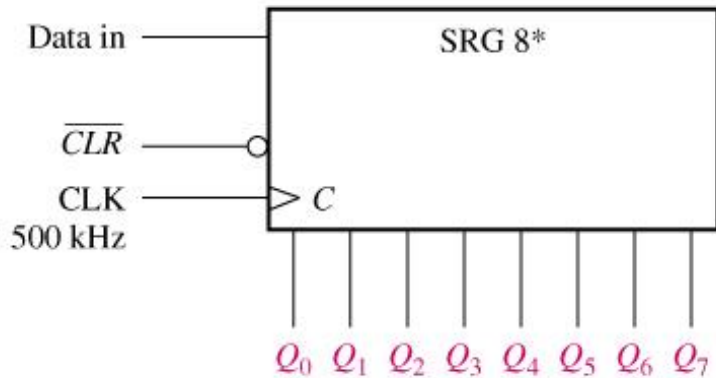


시프트레지스터 응용

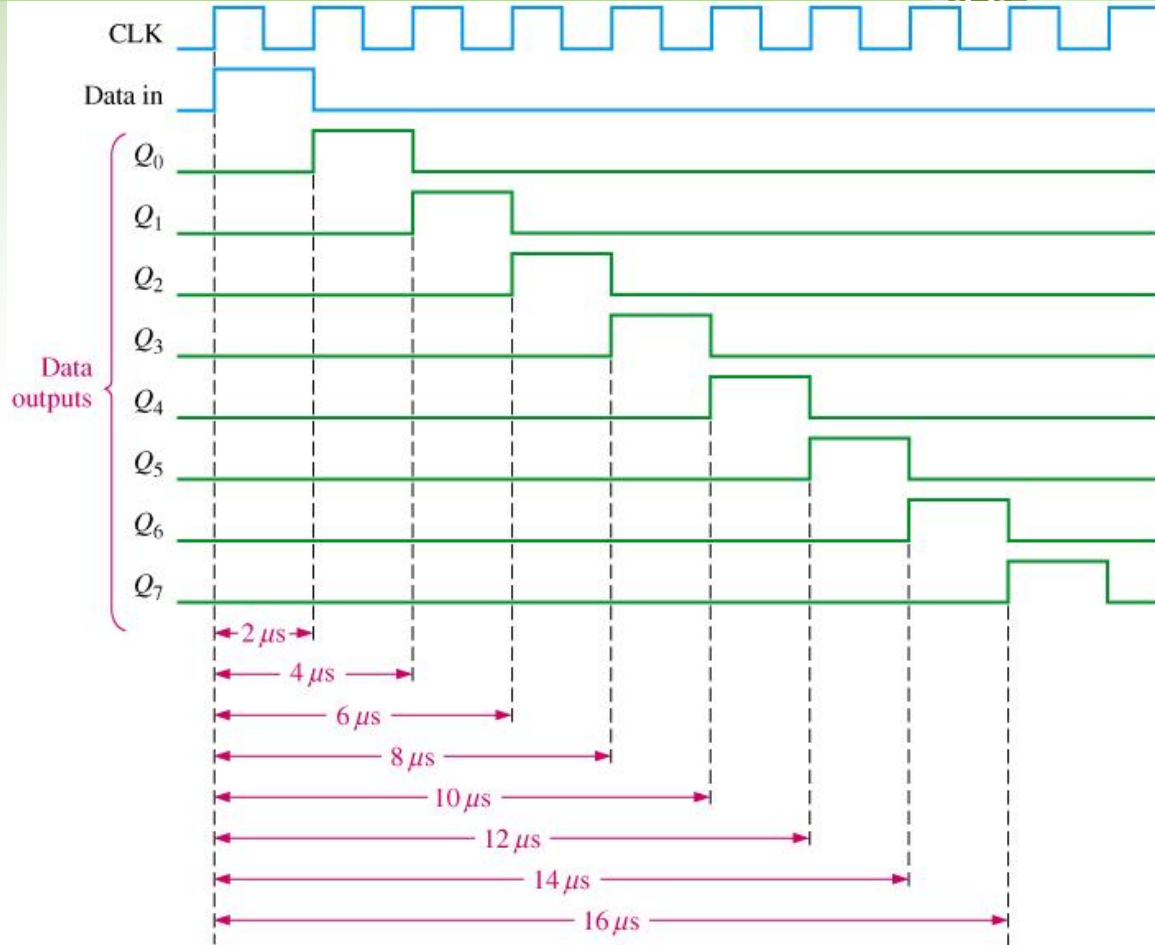


* 예제 10-6) 직렬 입력과 출력
사이의 시간 지연의 크기.

=> 500kHz => 2 μ s.



* Data shifts from Q_0 toward Q_7 .

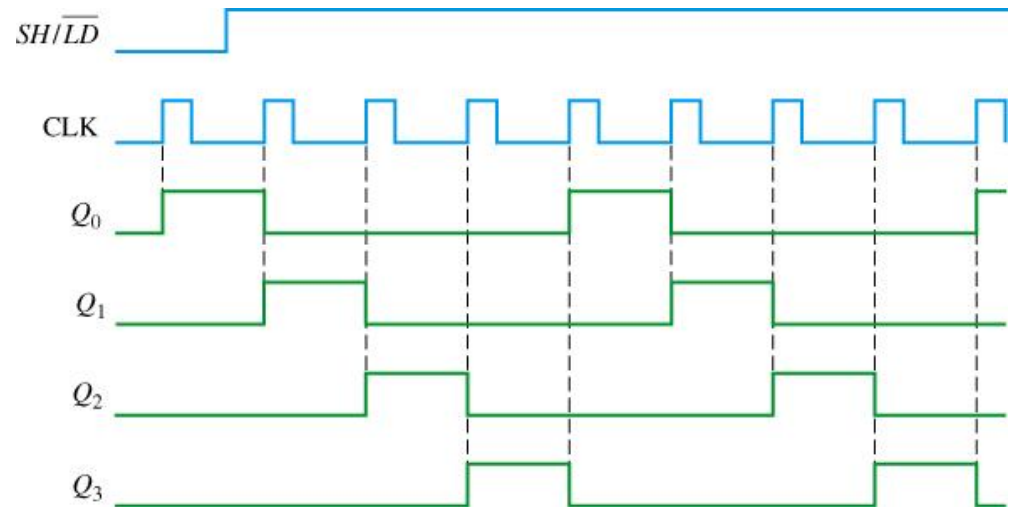
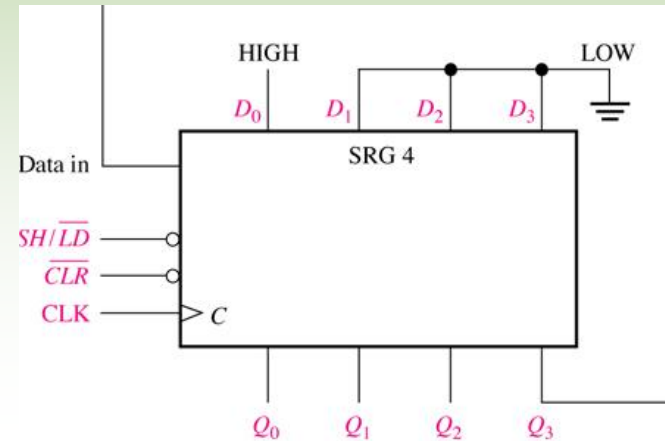


시프트레지스터 응용



* 시프트레지스터를 사용하는 링 카운터

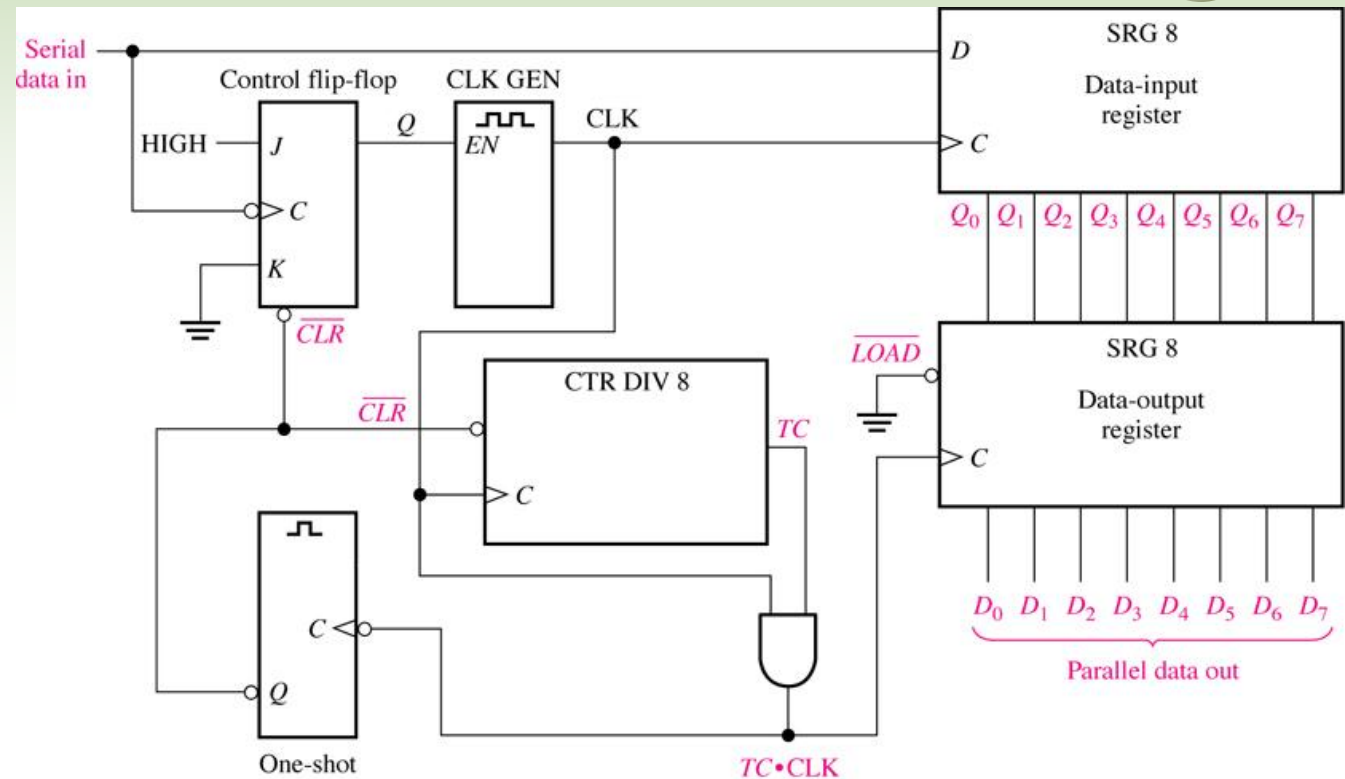
* 초기에 1000 로드.



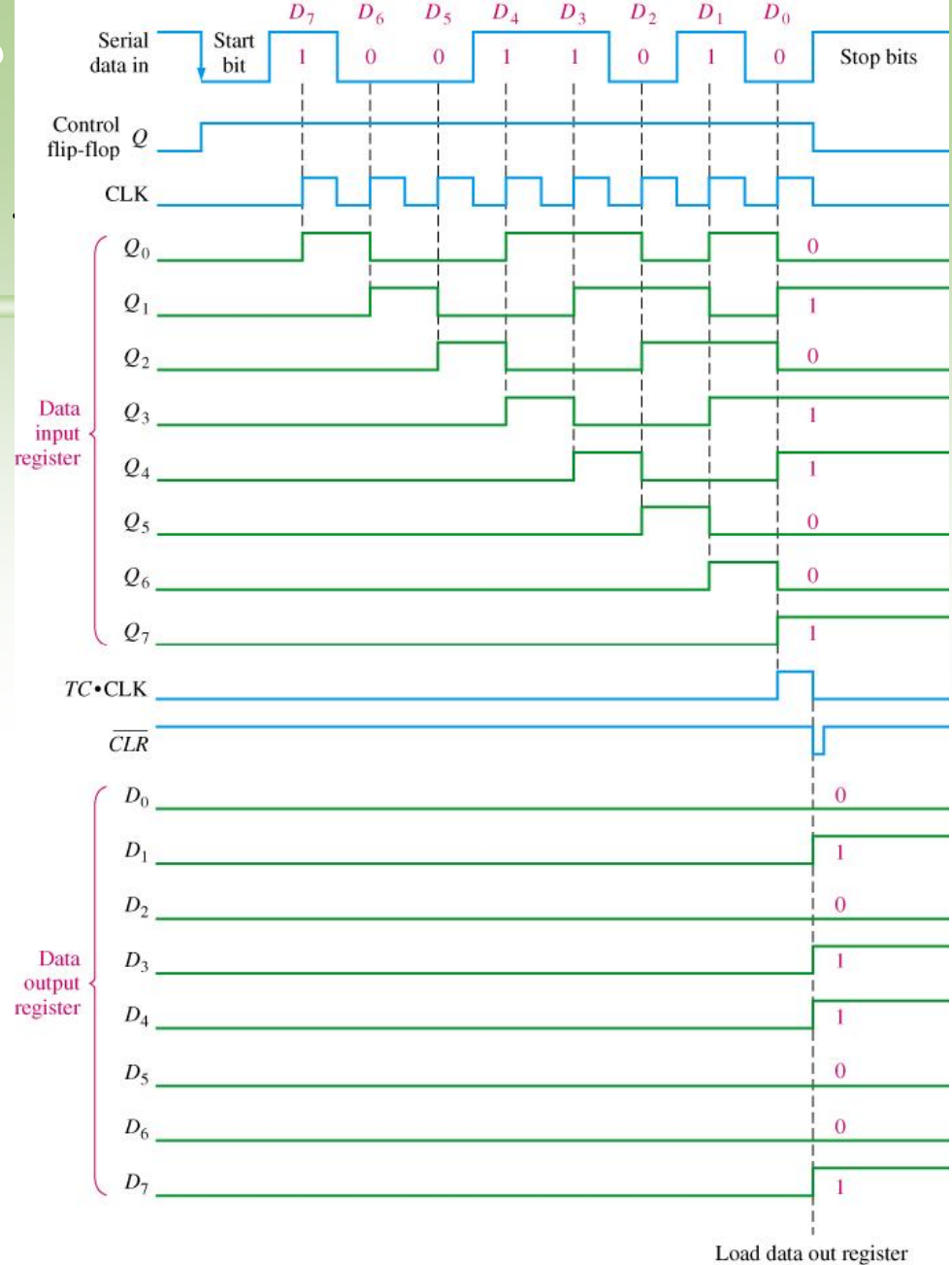
시프트레지스터 응용



* 직렬-병렬
데이터 변환



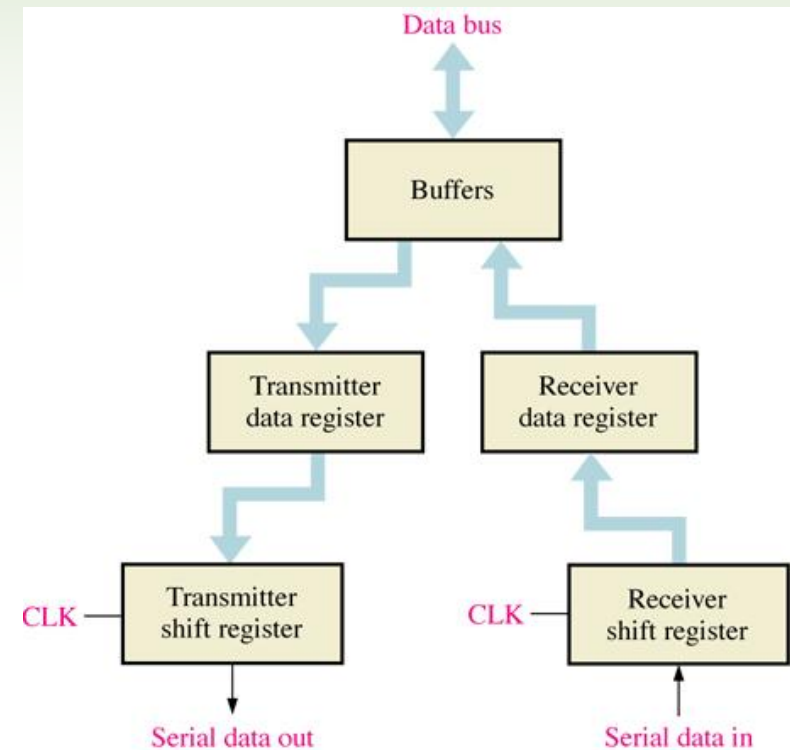
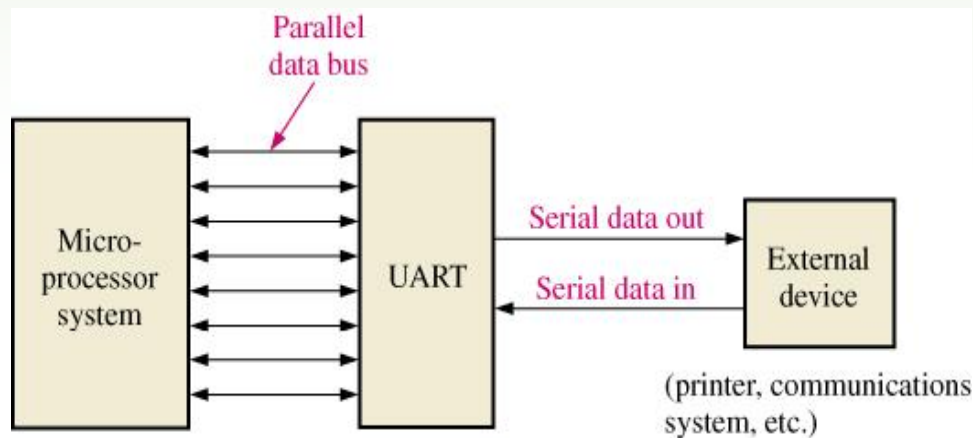
시프트레지스터



시프트레지스터 응용



* UART(Universal Asynchronous Receiver Transmitter)



시프트

* 키보드 인코더 (Keyboard Encoder)

