

단기집중교육과정 (FullCustomIC) 교육과정 세부 운영 방안

1) 인원 및 선발기준

- o 선발인원 : 20명 내외
- o 지원대상 학생
 - (1순위) 반도체시스템전공 4학년 중 반도체전공트랙 수혜학생
 - (2순위) 반도체시스템전공 3학년 중 반도체전공트랙 수혜학생
 - (3순위) 전자공학부 4학년 재학생 및 3학년 재학생
- o 선발기준
 - 평점(2023학년 2학기까지) 60%
 - 전자회로1/2, EDA활용및전자회로실험1/2 수강생

2) 학업 성취도 향상 방안 및 기준

- o 출석률 제고를 위하여 단체대화방 운영
- o 제출된 보고서 평가
- o 제출된 실습결과물 평가

3) 수료 기준

- o 출석 : 출석률 75% 이상
- o 보고서 제출 : 프로젝트 결과보고서
- o 실습결과물 제출 : Schematic 및 Layout DB

4) 교육과정 편성 세부 내용 (교육일자 / 교육내용 / 강의 및 실습시간 / 강의실 / 담당 강사진 포함)

- o 강의실 : D435
- o 담당강사 : 장영찬 교수

교육일자	교육내용
3월 22일 (금) 13시 ~ 18시	○ Full Custom IC 설계 소개 ○ CMOS 반도체 일괄공정 소개 ○ UNIX, VI Editor 및 Cadence 설계 Tool의 이해
3월 29일 (금) 13시 ~ 18시	○ Cadence Virtuoso 활용 Schematic 설계 ○ Spectre 이용한 회로 해석 ○ Inverter의 TR/DC/AC 해석 실습
4월 5일 (금) 13시 ~ 18시	○ 차동 증폭기 - Schematic 설계 ○ 차동 증폭기 - TR/DC/AC 해석 실습
4월 12일 (금) 13시 ~ 18시	○ Layout 개념 ○ Cadence Virtuoso 활용 Layout 설계 ○ DRC/LVS/LPE의 개념 및 이해
4월 19일 (금) 13시 ~ 18시	○ 차동 증폭기 - Layout 설계 ○ 차동 증폭기 - LPE 및 Post-layout simulation 검증